

ARM

Vhodno / izhodne naprave

TC Časovnik

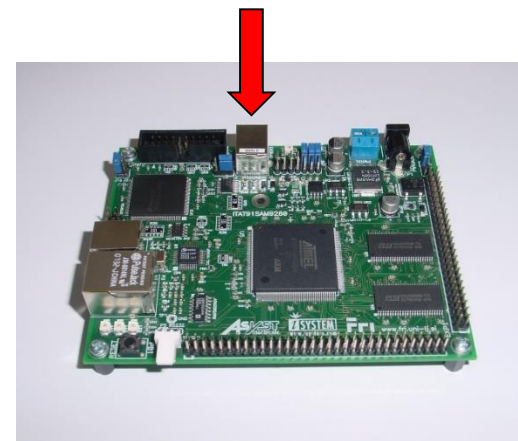
Delo na FRI-SMS razvojnem sistemu

Priključitev :

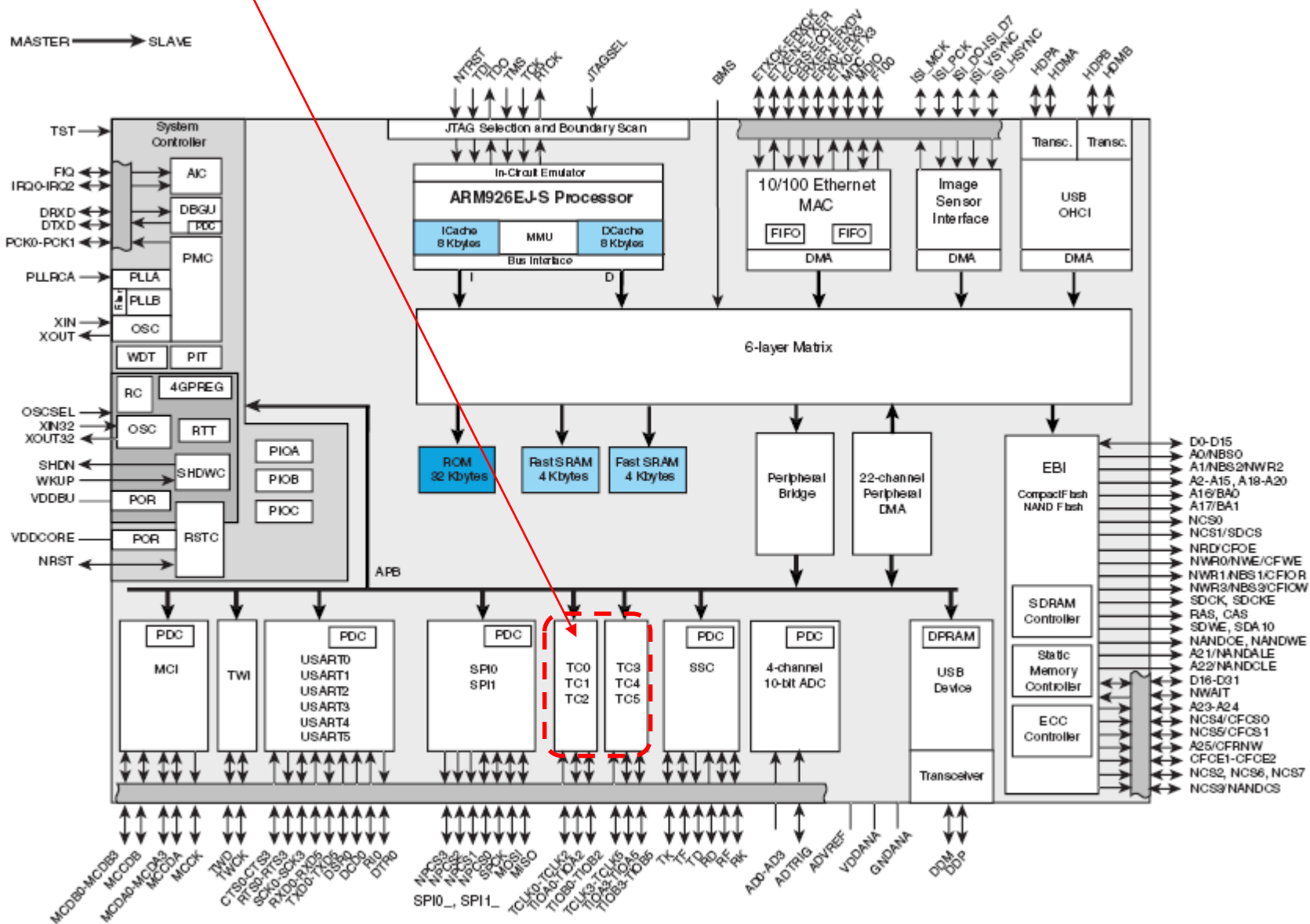
- **USB** prikllop na **daljši stranici**, sveti **zelena LED** dioda

Poseben projekt za FRI-SMS (e-učilnica) :

- **dodatne nastavitve** (informativno) :
 - frekvenca urinega signala (višja poveča porabo!)
 - vklop predpomnilnikov
 - inicializacija sklada oz. SP – kazalca na sklad
- **dodajanje vsebine (start.s):**
 - podatki/operandi:
 - dodamo v `/*constants*/` ,končamo z `.align`
 - program :
 - dodamo v `/* enter your code here */`
 - na koncu programa je mrtva zanka
 - podprograme dodamo za mrtvo zanko



TC Časovnik



TC (časovnik / števec)

- Trije enakovredni 16-bitni kanali TC0, TC1 in TC2.

- Uporabni za štetje dogodkov (Capture) ali tvorjenje časovnih signalov (Waveform).

- zakasnitve (DELAY s časovnikom !)
- tvorjenje signala določene frekvence
- pulzno širinska modulacija (PWM)
- merjenje intervalov
- ciklične prekinitve!

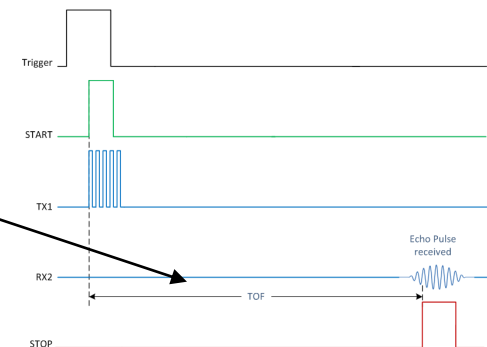
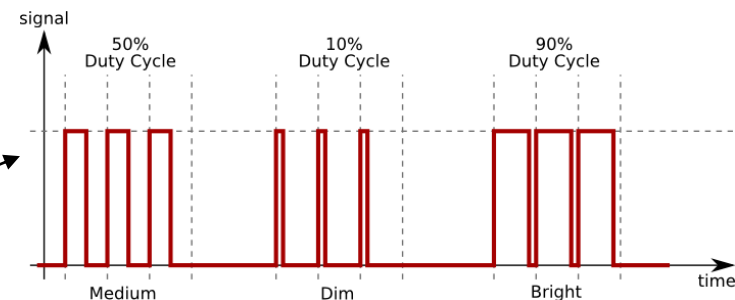
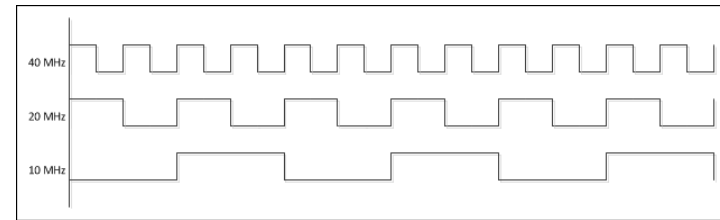
- 8 izvorov ure:

- zunanji 3x
- notranji (MCK/2, MCK/8, MCK/32, MCK/128, SLCK)

- Vrednost se poveča ob pozitivni fronti ure. Uro je mogoče invertirati...

`0xffff -> 0x0000 /* vrednost je v registru TCx_CV */`

- Postavi se zastavica COVFS v TCx_SR. Lahko se sproži prekinitvev.



TC (časovnik / števec)

Števec lahko postavimo na 0 (reset) s pomočjo prožilcev (trigger).

- Programski SWTRG
- SYNC (ponastavi vse tri kanale)
- Primerjava z registrom RC
- Zunanji prožilci...

Table 10-1. AT91SAM9260 Peripheral Identifiers

Peripheral ID	Peripheral Mnemonic	Peripheral Name	External Interrupt
0	AIC	Advanced Interrupt Controller	FIQ
1	SYSC	System Controller Interrupt	
2	PIOA	Parallel I/O Controller A	
3	PIOB	Parallel I/O Controller B	
4	PIOC	Parallel I/O Controller C	
5	ADC	Analog to Digital Converter	
6	US0	USART 0	
7	US1	USART 1	
8	US2	USART 2	
9	MCI	Multimedia Card Interface	
10	UDP	USB Device Port	
11	TWI	Two-wire Interface	
12	SPI0	Serial Peripheral Interface 0	
13	SPI1	Serial Peripheral Interface 1	
14	SSC	Synchronous Serial Controller	
15	-	Reserved	
16	-	Reserved	
17	TC0	Timer/Counter 0	

Načeloma je potrebno za vsako V/I napravo omogočiti urin signal z vpisom 1 na ustrezno mesto v registru PMC_PCER. Mesto je določeno z ID številko naprave. TC0 ima številko ID_TC0 = 17 (podatkovna listina str. 32).

Potrebni koraki za zaznavanje prehodov števca 0xFFFF -> 0x0000:

1. Števca omogoči urin signal z vpisom na ustrezno mesto v PMC_PCER
2. Izberi frekvenco urinega signala z vpisom v spodnje 3 bite TC_CMRx
3. Omogoči uro z vpisom 1 v CLKEN (bit 0 v TC_CCRx)
4. Sproži števec z vpisom 1 v SWTRG (bit 2 v TC_CCRx)
5. Čakaj na zastavico COVFS (bit 0 v TC_SRx)

TC (časovnik / števec)

- Zastavica COVFS se postavi pri prehodu števca iz 0xffff na 0x0000, zato ni primerna za poljubne časovne intervale.
- TC lahko nastavimo tako, da šteje do določene meje. Mejo določimo z vsebino registra RC. Ko števec doseže vrednost, ki je zapisano v RC, se postavi zastavica CPCS (ComPare C Status).

Potrebni koraki za štetje do vrednosti v RC:

1. Števцу omogoči urin signal z vpisom na ustrezno mesto v PMC_PCER
2. TC_CMRx (Channel Mode Register x):
 - Izberi frekvenco urinega signala z vpisom v spodnje 3 bite TC_CMRx
 - Z vpisom WAVE in WAVSEL (1 in npr. 10) nastavi delovanje števca*
3. Zapiši ustrezno mejo v RC*
4. TC_CCRx (Channel Control Register x):
 - Omogoči uro z vpisom 1 v CLKEN (bit 0 v TC_CCRx)
 - Sproži števec z vpisom 1 v SWTRG (bit 2 v TC_CCRx)

-
5. Delovanje: Čakaj na zastavico CPCS* v TC_SRx

*podrobnosti poiščite v tovarniški listini od strani 523 dalje.

TC (časovnik / števec)

Naslovi registrov:

```
.equ PMC_BASE, 0xFFFFFC00      /* Power Management Controller */
                                 /* Base Address */

.equ PMC_PCER, 0x10            /* Peripheral Clock Enable Register */

.equ TC0_BASE, 0xFFFA0000      /* TC0 Channel Base Address */
.equ TC_CCR, 0x00              /* TC0 Channel Control Register */
.equ TC_CMR, 0x04              /* TC0 Channel Mode Register*/
.equ TC_CV, 0x10               /* TC0 Counter Value */
.equ TC_RA, 0x14               /* TC0 Register A */
.equ TC_RB, 0x18               /* TC0 Register B */
.equ TC_RC, 0x1C               /* TC0 Register C */
.equ TC_SR, 0x20               /* TC0 Status Register */
.equ TC_IER, 0x24              /* TC0 Interrupt Enable Register*/
.equ TC_IDR, 0x28              /* TC0 Interrupt Disable Register */
.equ TC_IMR, 0x2C              /* TC0 Interrupt Mask Register */
```