

ARM

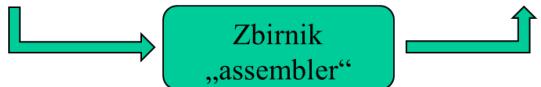
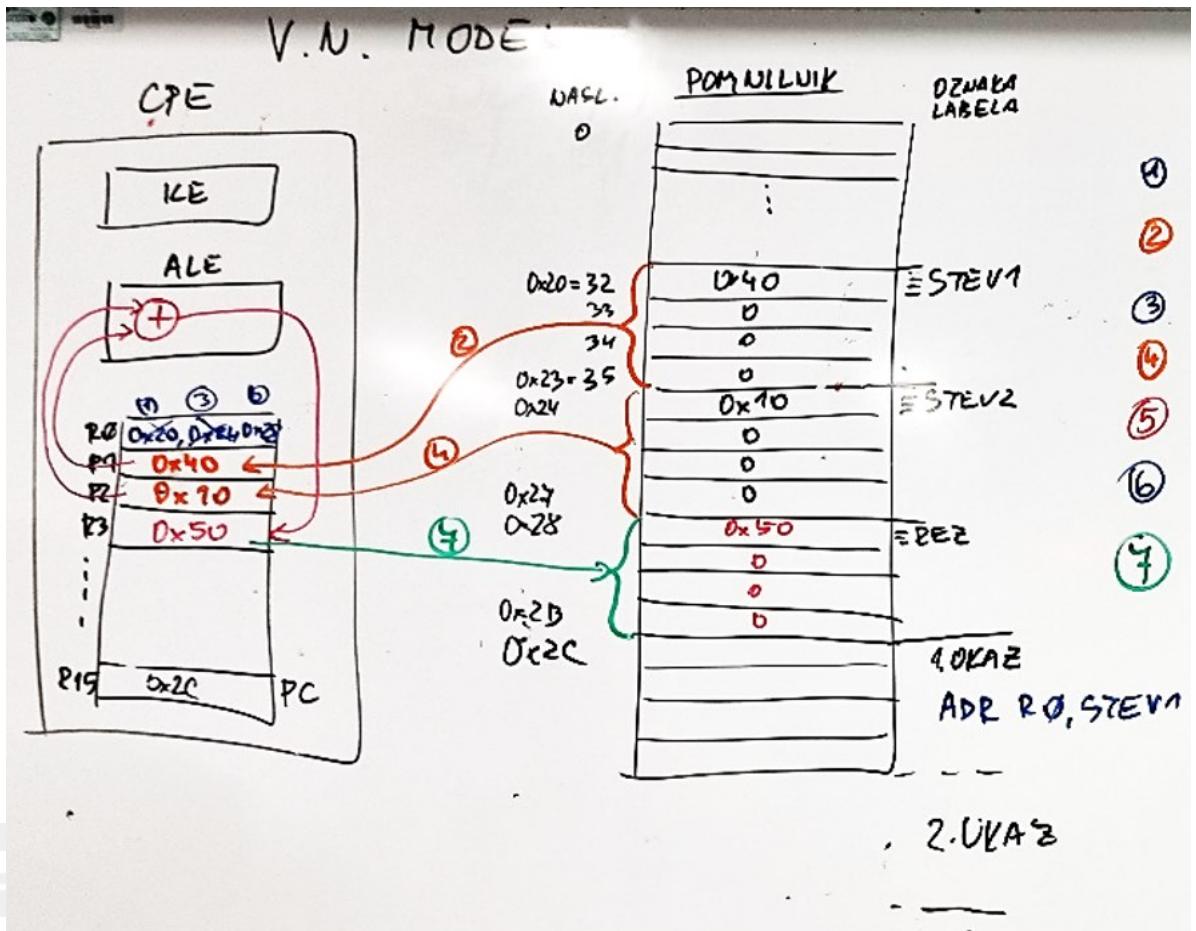
PROGRAMIRANJE V
ZBIRNEM JEZIKU

1. del

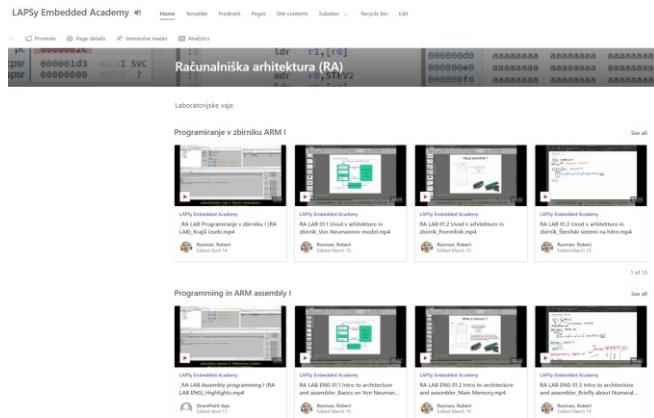
Uvodna vaja: Programiranje v zbirniku

Zgled seštevanja dveh števil :
rez := stev1 + stev2

Zbirni jezik	Opis ukaza	Strojni jezik
adr r0, stev1	R0 \leftarrow nasl. stev1	0xE24F0014
ldr r1, [r0]	R1 \leftarrow M[R0]	0xE5901000
adr r0, stev2	R0 \leftarrow nasl. stev2	0xE24F0018
ldr r2, [r0]	R2 \leftarrow M[R0]	0xE5902000
add r3, r2, r1	R3 \leftarrow R1 + R2	0xE0823001
adr r0, rez	R0 \leftarrow nasl. rez	0xE24F0020
str r3, [r0]	M[R0] \leftarrow R3	0xE5803000



LEA portal – RA LAB
Video posnetki
RA Vaje



Uvodna vaja: Programiranje v zbirniku

<https://godbolt.org/>

Zgled seštevanja dveh števil - Python:
rez := stev1 + stev2

Primer Python kode delno prevedene v „byte code“

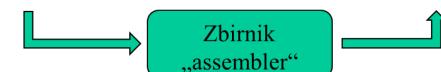
The screenshot shows the Compiler Explorer interface with a Python source code editor and a disassembly view. The source code is:

```
def sum():
    STEV1=0x40
    STEV2=0x10
    REZ = STEV1 + STEV2
    return REZ
```

The disassembly output for Python 3.11 shows the following byte code:

Line	Op	Operands	Description
1	0	0	RESUME
2			
3	1	2	LOAD_CONST
4		4	MAKE_FUNCTION
5		6	STORE_NAME
6		8	LOAD_CONST
7		10	RETURN_VALUE
8			
9			Disassembly of <code object sum at 0x590acda56750, f
10	1	0	RESUME
11			
12	2	2	LOAD_CONST
13		4	STORE_FAST
14		0	(STEV1)
15	3	6	LOAD_CONST
16		8	STORE_FAST
17		1	(STEV2)
18	4	10	LOAD_FAST
19		12	LOAD_FAST
20		14	BINARY_OP
21		0	(+)
22		18	STORE_FAST
23	5	20	LOAD_FAST
24		22	RETURN_VALUE

Zbirni jezik	Opis ukaza	Strojni jezik
adr r0, stev1	R0 ← nasl. stev1	0xE24F0014
ldr r1, [r0]	R1 ← M[R0]	0xE5901000
adr r0, stev2	R0 ← nasl. stev2	0xE24F0018
ldr r2, [r0]	R2 ← M[R0]	0xE5902000
add r3, r2, r1	R3 ← R1 + R2	0xE0823001
adr r0, rez	R0 ← nasl. rez	0xE24F0020
str r3, [r0]	M[R0] ← R3	0xE5803000



```
def sum():
    STEV1=0x40
    STEV2=0x10
    REZ = STEV1 + STEV2
    return REZ
```

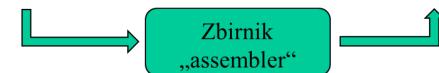
Primer Python: Sum

Uvodna vaja: Programiranje v zbirniku

<https://godbolt.org/>

Zgled seštevanja dveh števil - Python:
 $\text{rez} := \text{stev1} + \text{stev2}$

Zbirni jezik	Opis ukaza	Strojni jezik
adr r0, stev1	R0 \leftarrow nasl. stev1	0xE24F0014
ldr r1, [r0]	R1 \leftarrow M[R0]	0xE5901000
adr r0, stev2	R0 \leftarrow nasl. stev2	0xE24F0018
ldr r2, [r0]	R2 \leftarrow M[R0]	0xE5902000
add r3, r2, r1	R3 \leftarrow R1 + R2	0xE0823001
adr r0, rez	R0 \leftarrow nasl. rez	0xE24F0020
str r3, [r0]	M[R0] \leftarrow R3	0xE5803000



Primer C kode prevedene v zbirnik

The screenshot shows the Compiler Explorer interface. On the left, the C source code is displayed:

```
1 /* Type your code here, or load from file */
2 int sum(int num) {
3     int STEV1=0x40;
4     int STEV2=0x10;
5     int REZ=0;
6
7     REZ = STEV1 + STEV2;
8
9     return REZ;
10}
11
```

On the right, the assembly output for ARM GCC 14.2.0 is shown:

```
1 sum:
2     str    fp, [sp, #-4]!
3     add    fp, sp, #0
4     sub    sp, sp, #28
5     str    r0, [fp, #-24]
6     mov    r3, #64
7     str    r3, [fp, #-8]
8     mov    r3, #16
9     str    r3, [fp, #-12]
10    mov   r3, #0
11    str   r3, [fp, #-16]
12    ldr   r2, [fp, #-8]
13    ldr   r3, [fp, #-12]
14    add   r3, r2, r3
15    str   r3, [fp, #-16]
16    ldr   r3, [fp, #-16]
17    mov   r0, r3
18    add   sp, fp, #0
19    ldr   fp, [sp], #4
20    bx    lr
```

```
int sum(int num) {
    int STEV1=0x40;
    int STEV2=0x10;
    int REZ=0;

    REZ = STEV1 + STEV2;

    return REZ;
}
```

Primer C: Sum

ARM (Advanced RISC Machine) = RISC ?

32-bitna ukazna arhitektura (ISA):

- + load/store arhitektura
- + cevovodna zgradba
- + reduciran nabor ukazov, vsi ukazi 32-bitni
- + ortogonalen registrski niz. Vsi registri 32-bitni

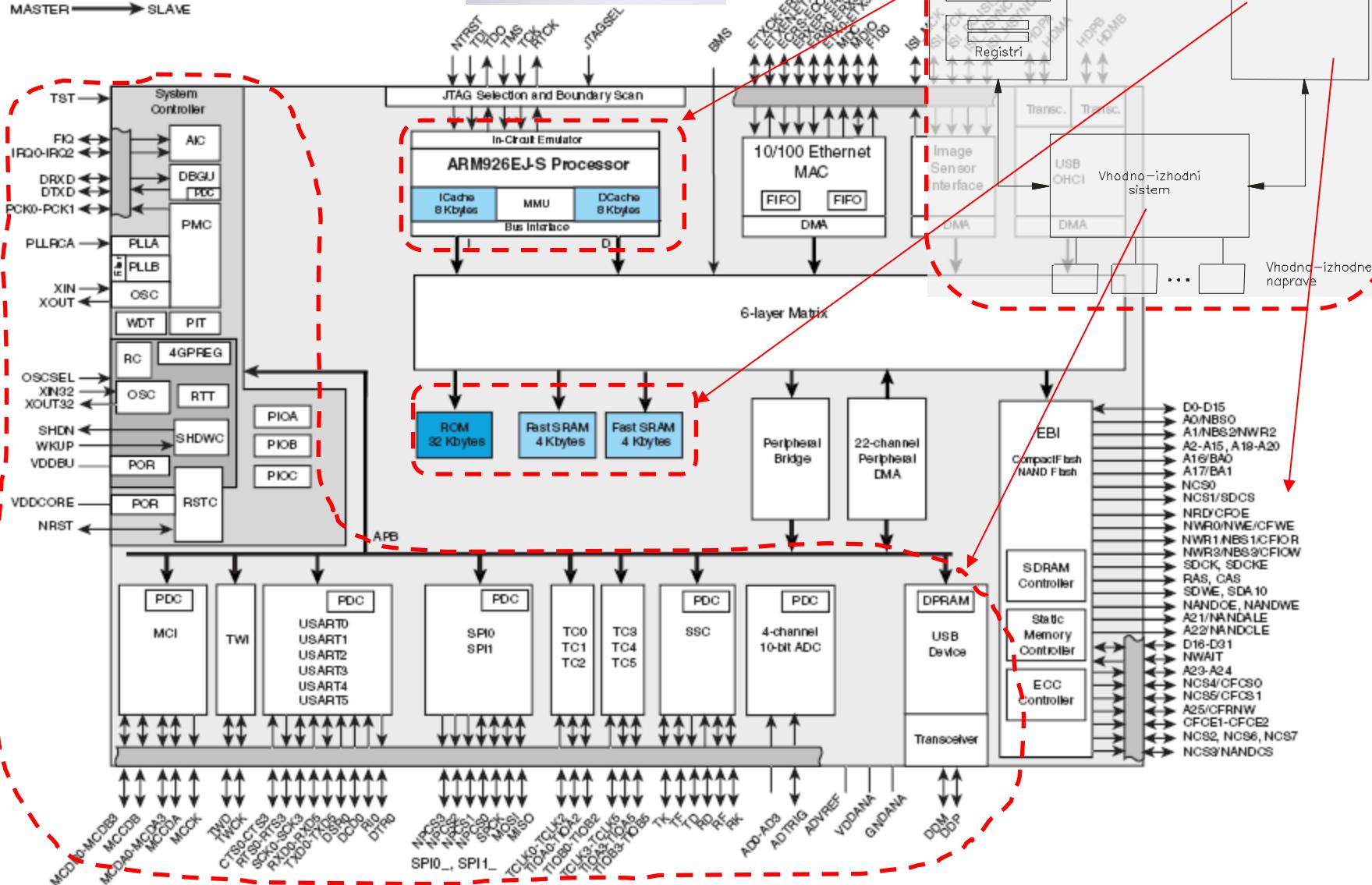
- veliko načinov naslavljanja
- veliko formatov ukazov

- nekateri ukazi se izvajajo več kot en cikel (npr. *load/store multiple*) – obstaja nekaj kompleksnejših ukazov, kar omogoča manjšo velikost programov
- dodaten 16-bitni nabor ukazov Thumb omogoča krajše programe
- pogojno izvajanje ukazov – ukaz se izvede le, če je stanje zastavic ustrezno.

AT91SAM9260

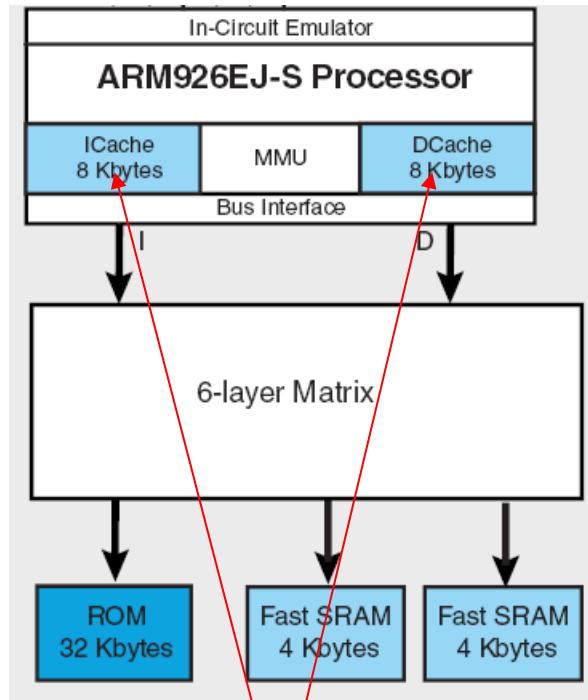
(mikrokontroler)

MASTER → SLAVE

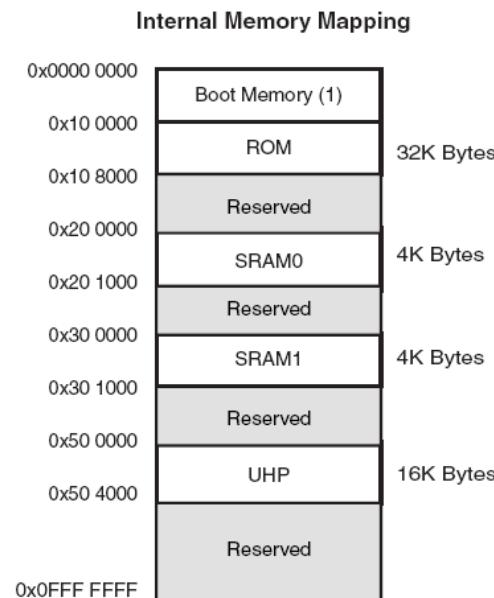


AT91SAM9260

Shema pomnilniškega prostora

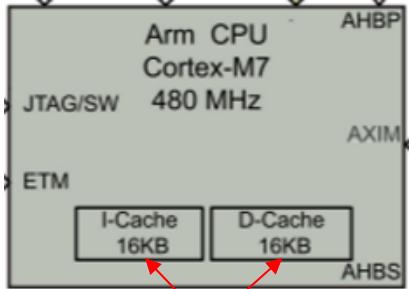


Harvardska arhitektura
predpomnilnikov

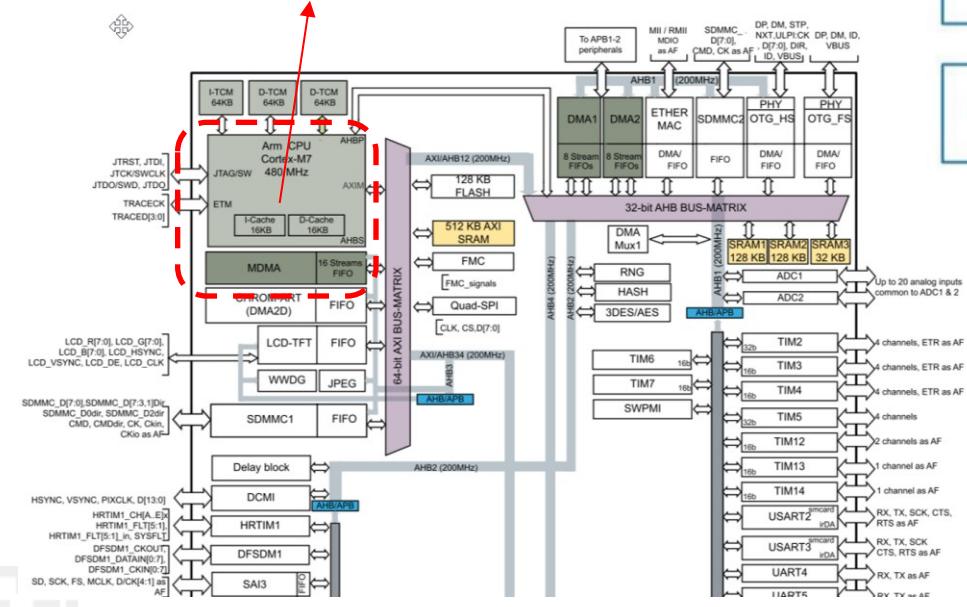


Princetonova arhitektura
glavnega pomnilnika

STM32H750XB



Harvardska arhitektura
predpomnilnikov



Shema pomnilniškega prostora

Figure 8. Processor memory map

Code	0x00000000	0x1FFFFFFF
SRAM	0x20000000	0x3FFFFFFF
Peripheral	0x40000000	0x5FFFFFFF
External RAM	0xA0000000	0x9FFFFFFF
External device	0xE0000000	0xE00FFFFF
Private peripheral bus	0xE0100000	0xE0000000
Vendor-specific memory	0xFFFFFFF0	511MB
	0xFFFFFFF0	

Princetonška arhitektura

glavnega pomnilnika

MEMORY

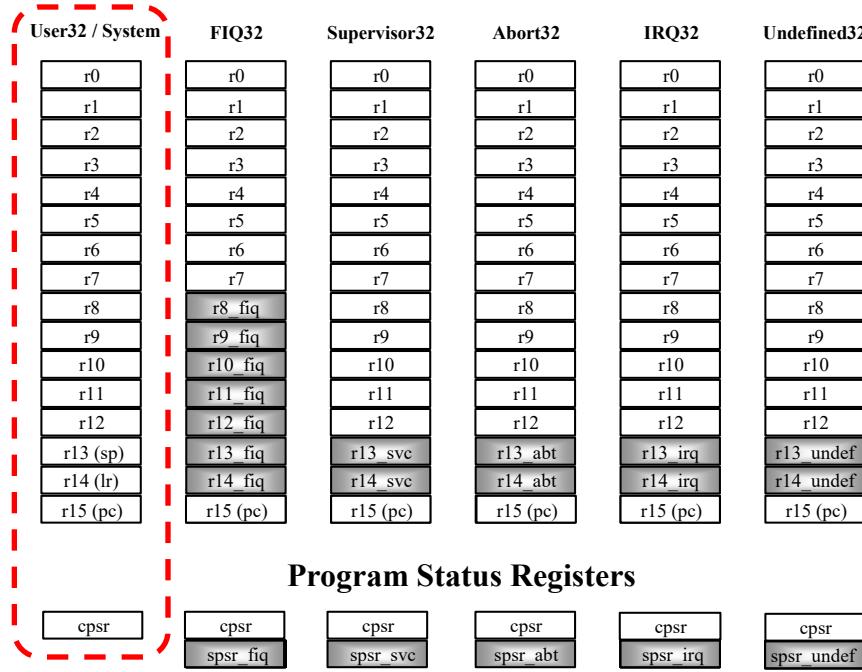
{

FLASH (rx) : ORIGIN = 0x08000000, LENGTH = 128K
DTCMRAM (xrw) : ORIGIN = 0x20000000, LENGTH = 128K
RAM_D1 (xrw) : ORIGIN = 0x24000000, LENGTH = 512K
RAM_D2 (xrw) : ORIGIN = 0x30000000, LENGTH = 288K
RAM_D3 (xrw) : ORIGIN = 0x38000000, LENGTH = 64K
ITCMRAM (xrw) : ORIGIN = 0x00000000, LENGTH = 64K

}

ARM programski model

- Programski model sestavlja 16 registrov ter statusni register **CPSR (Current Program Status Register)**
- Več načinov delovanja, vsak ima nekaj svojih registrov. Vseh registrov je v resnici 36
- Kateri registri so vidni je odvisno od načina delovanja procesorja (*processor mode*)
- Načine delovanja delimo v dve skupini:
 - Privilegirani (dovoljena bralni in pisalni dostop do CPSR)
 - Neprivilegirani (dovoljen le bralni dostop do CPSR)



Varnost na nivoju CPE

Programski model – uporabniški način

Uporabniški način (*user mode*):

- edini neprivilegirani način
- v tem načinu se izvajajo uporabniški programi

Programsko je vidnih 17 32-bitnih registrov:

r0 – r15 ter CPSR

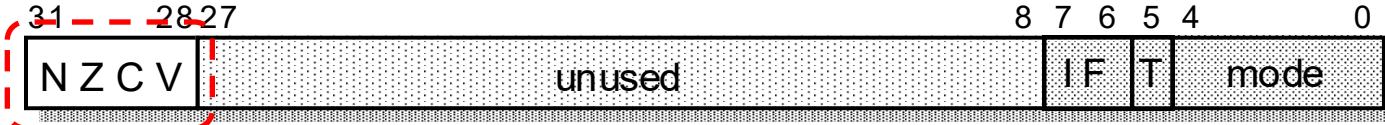
Vidni registri:

- r0-r12: splošnonamenski (ortogonalni) registri
- r13(sp): skladovni kazalec (*Stack Pointer*)
- r14(lr): povratni naslov (*Link Register*)
- r15(pc): programski števec (*Program Counter*)
- CPSR: statusni register
(*Current Program Status Register*)



Register CPSR

CPSR - Current Program Status Register



- zastavice (**N,Z,C,V**)
- maskirna bita za prekinitve (I, F)
- bit T določa nabor ukazov:
 - T=0 : ARM arhitektura, procesor izvaja 32-bitni ARM nabor ukazov
 - T=1: Thumb arhitektura, procesor izvaja 16-bitni Thumb nabor ukazov
- spodnjih 5 bitov določa način delovanja procesorja
- v uporabniškem (neprivilegiranem) načinu lahko CPSR beremo; ukazi lahko spreminjajo le zastavice.

Zastavice (lahko) ukazi spreminjajo glede na rezultat ALE:

N = 0: bit 31 rezultata je 0,

Z = 1: rezultat je 0,

C = 1: rezultat je povzročil prenos,

V = 1: rezultat je povzročil preliv,

N = 1: bit 31 rezultata je 1 (*Negative*)

Z = 0: rezultat je različen od nič (*Zero*)

C = 0: rezultat ni povzr. Prenosa (*Carry*)

V = 0: rezultat ni povzr. Preliva (*oVerflow*)

Programiranje v zbirniku

- **V zbirniku simbolično opisujemo:**
 - ukaze (z mnemoniki),
 - registre,
 - naslove
 - konstante
- **Programerju tako ni treba:**
 - poznati strojnih ukazov in njihove tvorbe
 - računati odmikov ter naslosov

Zbirni jezik	Opis ukaza	Strojni jezik
adr r0, stev1	$R0 \leftarrow \text{nasl. stev1}$	0xE24F0014
ldr r1, [r0]	$R1 \leftarrow M[R0]$	0xE5901000
adr r0, stev2	$R0 \leftarrow \text{nasl. stev2}$	0xE24F0018
ldr r2, [r0]	$R2 \leftarrow M[R0]$	0xE5902000
add r3, r2, r1	$R3 \leftarrow R1 + R2$	0xE0823001
adr r0, rez	$R0 \leftarrow \text{nasl. rez}$	0xE24F0020
str r3, [r0]	$M[R0] \leftarrow R3$	0xE5803000



Prevajalnik za zbirnik (*assembler*) :

- prevede simbolično predstavitev ukazov v ustrezne strojne ukaze,
 - izračuna dejanske naslove ter
 - ustvari pomnilniško sliko programa
- **Program v strojnem jeziku ni prenosljiv:**
 - namenjen je izvajanju le na določeni vrsti mikroprocesorja
 - **Zbirnik (*assembly language*) je „nizkonivojski“ programski jezik**

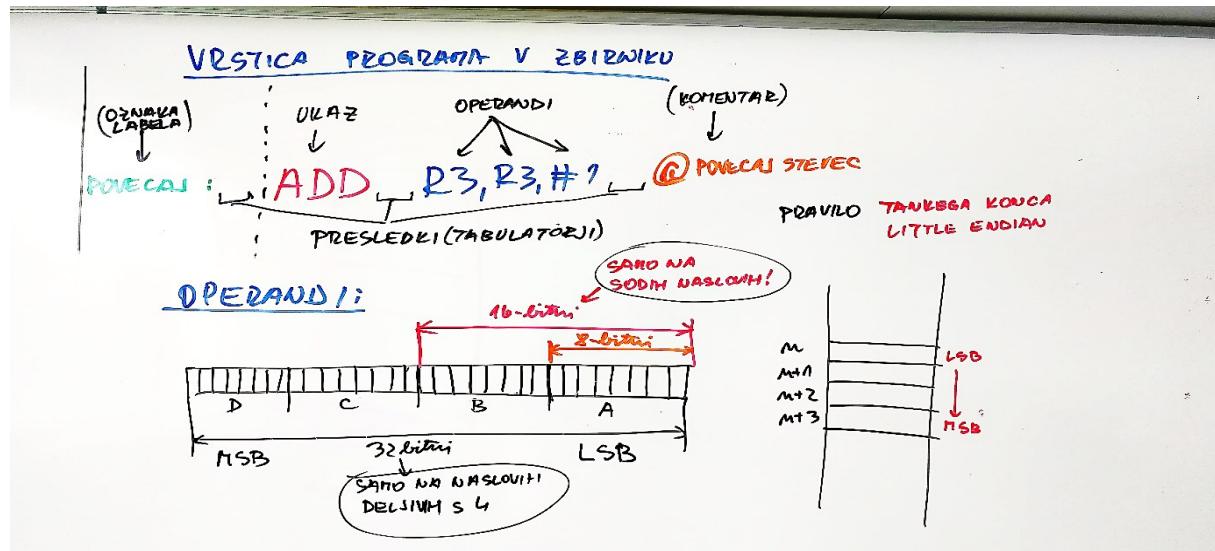
Programiranje v zbirniku – pripomočki

ARMv4T Partial Instruction Set Summary

- Spisek vseh ukazov
 - E-učilnica

Operation	Syntax
Move	<code>mov{cond}{s} Rd, shift_op</code> <code>mvn{cond}{s} Rd, shift_op</code> <code>mrs{cond} Rd, cpsr</code> <code>mrs{cond} Rd, spsr</code> <code>msr{cond} cpsr_fields, Rm</code> <code>msr{cond} spsr_fields, Rm</code> <code>msr{cond} cpsr_fields, #imm8r</code> <code>msr{cond} spsr_fields, #imm8r</code>
Arithmetic	<code>add{cond}{s} Rd, Rn, shift_op</code> <code>adc{cond}{s} Rd, Rn, shift_op</code> <code>sub{cond}{s} Rd, Rn, shift_op</code> <code>sbc{cond}{s} Rd, Rn, shift_op</code> <code>rsb{cond}{s} Rd, Rn, shift_op</code> <code>rsc{cond}{s} Rd, Rn, shift_op</code> <code>mul{cond}{s} Rd, Rm, Rs</code> <code>mla{cond}{s} Rd, Rm, Rs, Rn</code> <code>umull{cond}{s} RdLo, RdHi, Rm, Rs</code> <code>umal{cond}{s} RdLo, RdHi, Rm, Rs</code> <code>smull{cond}{s} RdLo, RdHi, Rm, Rs</code> <code>smla{cond}{s} RdLo, RdHi, Rm, Rs</code>

- Lasten A4 list z zapiski – primer zapiskov na tablo



Ukazi

- **Vsi ukazi so 32-bitni**

```
add r3, r2, r1 ==> 0xE0823001=0b1110...0001
```

- **Rezultat je 32-biten. Izjema je le množenje**

```
R1 + R2 ==> R3
```

- **Aritmetično-logični ukazi so 3-operandni**

```
add r3, r3, #1
```

- **Load/store arhitektura (model delovanja)**

ldr r1, [r4]	© prenos v registre
ldr r2, [r5]	© prenos v registre
add r3, r2, r1	© vsota registrov
str r3, [r6]	© vsota v pomnilnik

Programiranje v zbirniku

- Vsaka vrstica programa v zbirniku predstavlja običajno en ukaz v strojnem jeziku
- Vrstica je sestavljena iz štirih stolpcev:

oznaka:	ukaz	operandi	@ komentar
rutina1:	add r3, r3, #1 ldr r5, [r0]		@ povečaj števec

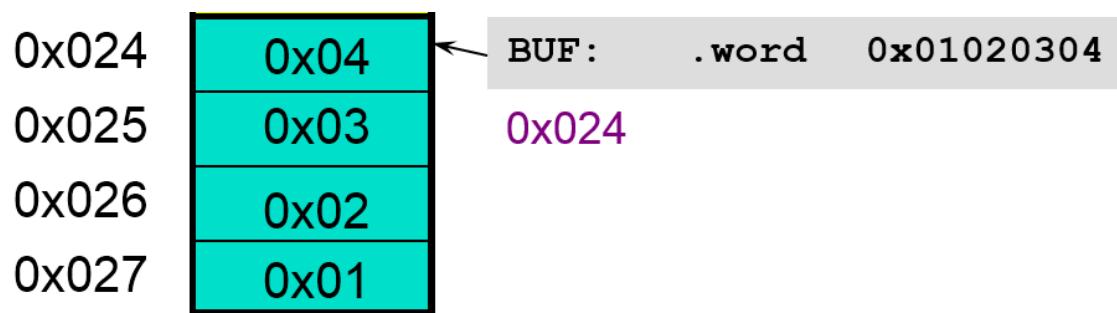
- Stolpce ločimo s tabulatorji, dovoljeni so tudi presledki

Operandi

- 8, 16, 32-bitni ter predznačeni ali nepredznačeni pomnilniški operandi
- **Obvezna poravnost ukazov in operandov (16,32bitnih):**
 - 16-bitni poravnani na sodih naslovih
 - 32-bitni poravnani na naslovih, deljivih s 4
- **V CPE se vse izvaja 32-bitno (razširitev ničle ali predznaka)**

0xFF → 0x000000FF

- **Daljši operandi: uporablja se pravilo tankega konca**



Oznake (labele)

Oznaka je nam razumljivo **simbolično poimenovanje**:

- **pomnilniških lokacij** ali
- **vrstic** v programu

Oznake običajno uporabljamo na dva načina:

- s poimenovanjem pomnilniških lokacij
dobimo „spremenljivke“

```
STEV1 : .word 0x12345678
STEV2 : .byte 1,2,3,4
REZ : .space 4
```

- za poimenovanje ukazov (vrstic), na katere se sklicujemo pri skokih.

```
        mov r4, #10
LOOP:   subs r4, r4, #1
        ...
        bne LOOP
```

```
1      .text
2      .org 0x20
3
4 STEV1: .word 0x10
5 STEV2: .word 0x40
6 REZ:   .word 0
7
8      .align
9      .global _start
10     _start:
11
12     adr    r0,STEV1
13     ldr    r1,[r0]
14
15     adr    r0,STEV2
16     ldr    r2,[r0]
17
18     add    r3,r1,r2
19
20     adr    r0,REZ
21     str    r3,[r0]
22
23 end:   b      end
```

Psevdoukazi in direktive - ukazi prevajalniku

Psevdoukazi :

- niso dejanski strojni ukazi za CPE, temveč jih prevajalnik vanje prevede

Primer:

adr r0, stev1 prevajalnik nadomesti npr. s sub r0, pc, #2c
(ALE ukaz, ki izračuna pravi naslov v r0)

Direktive (označene s pikom pred ukazom) uporabljamo za:

- | | |
|---|------------------------|
| • določanje vrste pomnilniških odsekov | .text .data |
| • poravnavo vsebine | .align |
| • rezervacijo pomnilnika za „spremenljivke“ | .space |
| • rezervacijo prostora v pomnilniku | .space |
| • določanje začetne vsebine pomnilnika | . (h) word, .byte, ... |
| • pomnilniški naslov prevajanja | .org |
| • ustavljanje prevajanja | .end |

Obojih v končnem strojnem programu (izvaja CPE) ni !!!

Določanje pomnilniških odsekov

Direktivi za določanje pomnilniške slike sta:

```
.data  
.text
```

S tem direktivama določimo, kje v pomnilniku bodo program(i) in kje podatki.

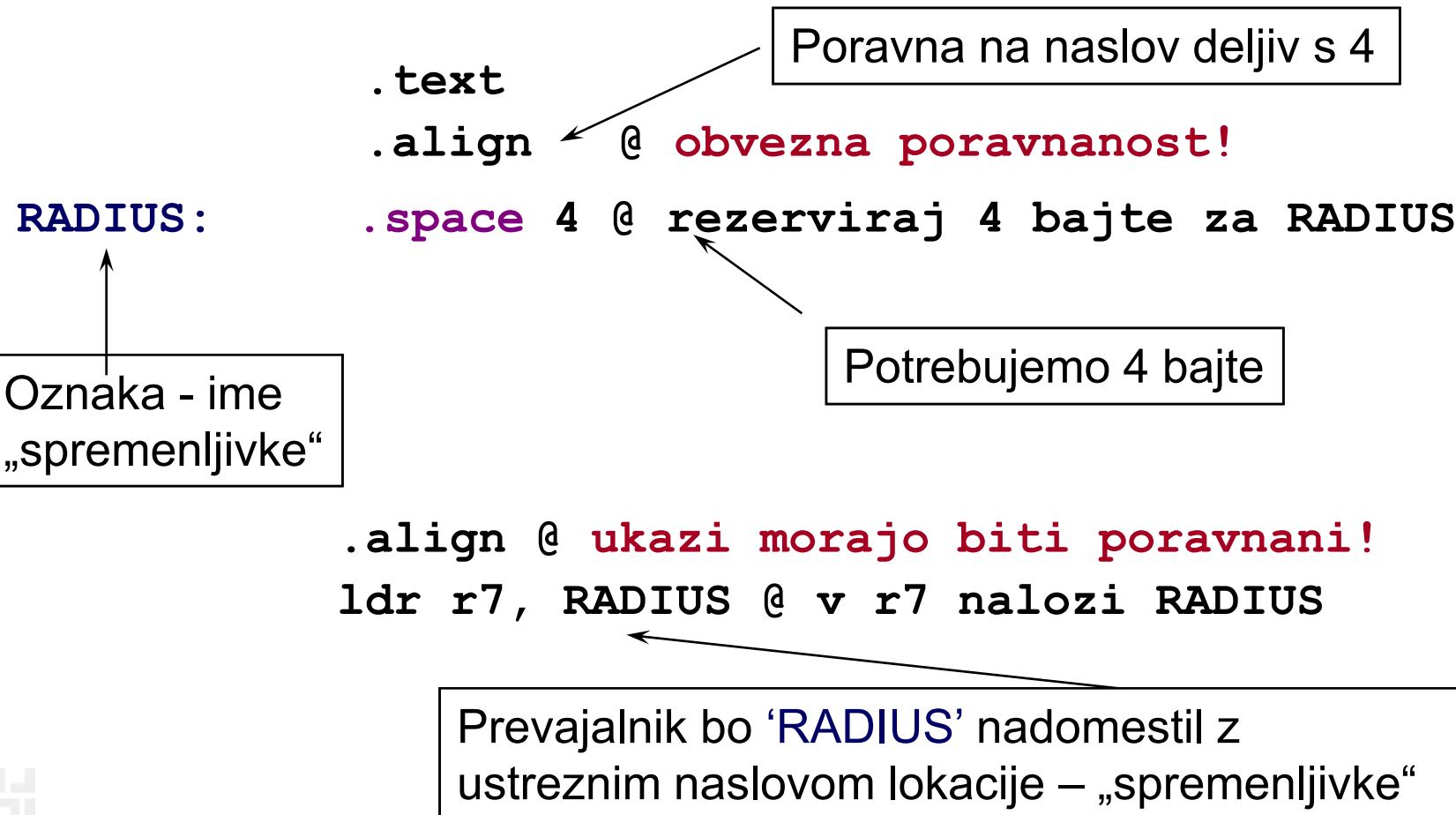
Pri našem delu bomo tako za ukaze programa kot operande uporabljali isti segment

```
.text  
in začetni naslov 0x20  
.org 0x20
```

```
.text  
.org 0x20  
@spremenljivke  
  
.align  
.global _start  
_start:  
@program  
  
end: b end
```

Rezervacija pomnilnika za „spremenljivke“

Za spremenljivke moramo v pomnilniku rezervirati določen prostor.



Rezervacija prostora v pomnilniku

Oznake omogočajo boljši pregled nad pomnilnikom:

- pomnilniškim lokacijam dajemo imena in ne uporabljamo absolutnih naslovov (preglednost programa)

```
BUFFER:          .space 40      @rezerviraj 40 bajtov
BUFFER2:         .space 10      @rezerviraj 10 bajtov
BUFFER3:         .space 20      @rezerviraj 20 bajtov
```

;poravnost? Če so v rezerviranih blokih bajti, ni težav, sicer je (morda) potrebno uporabiti .align

- oznaka **BUFFER** ustreza naslovu, od katerega naprej se rezervira 40B prostora
- oznaka **BUFFER2** ustreza naslovu, od katerega naprej se rezervira 10B prostora. Ta naslov ja za 40 večji kot **BUFFER**
- oznaka **BUFFER3** ustreza naslovu, od katerega naprej se rezervira 20B prostora. Ta naslov ja za 10 večji kot **BUFFER2**

Rezervacija prostora z zač. vrednostmi

Večkrat želimo, da ima spremenljivka neko začetno vrednost.

```
niz1:    .asciz          "Dober dan"  
niz2:    .ascii           "Lep dan"  
        .align  
stev1:   .word            512,1,65537,123456789  
stev2:   .hword           1,512,65534  
stev3:   .hword           0x7fe  
stev4:   .byte             1, 2, 3  
        .align  
naslov:  .word            niz1
```

- „**spremenljivke**“, inicializirane na ta način, lahko kasneje v programu spremenimo (ker so le naslovi pomnilniških lokacij)
- če želimo, da je oznaka vidna tudi v drugih datotekah projekta, uporabimo psevdoukaz **.global**, npr:

```
.global niz1, niz2
```

Povzetek – psevdoukazi in direktive

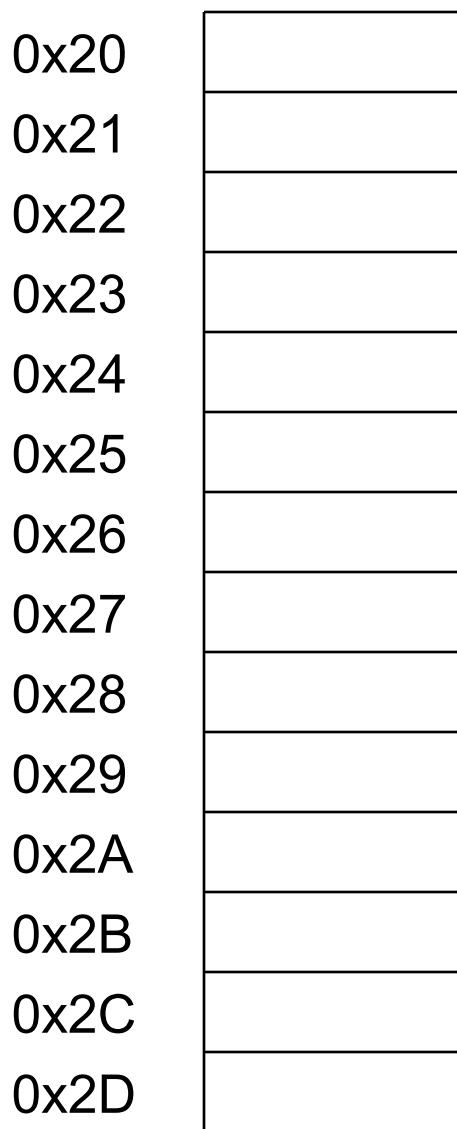


TABLE: .byte 3, 5, 1

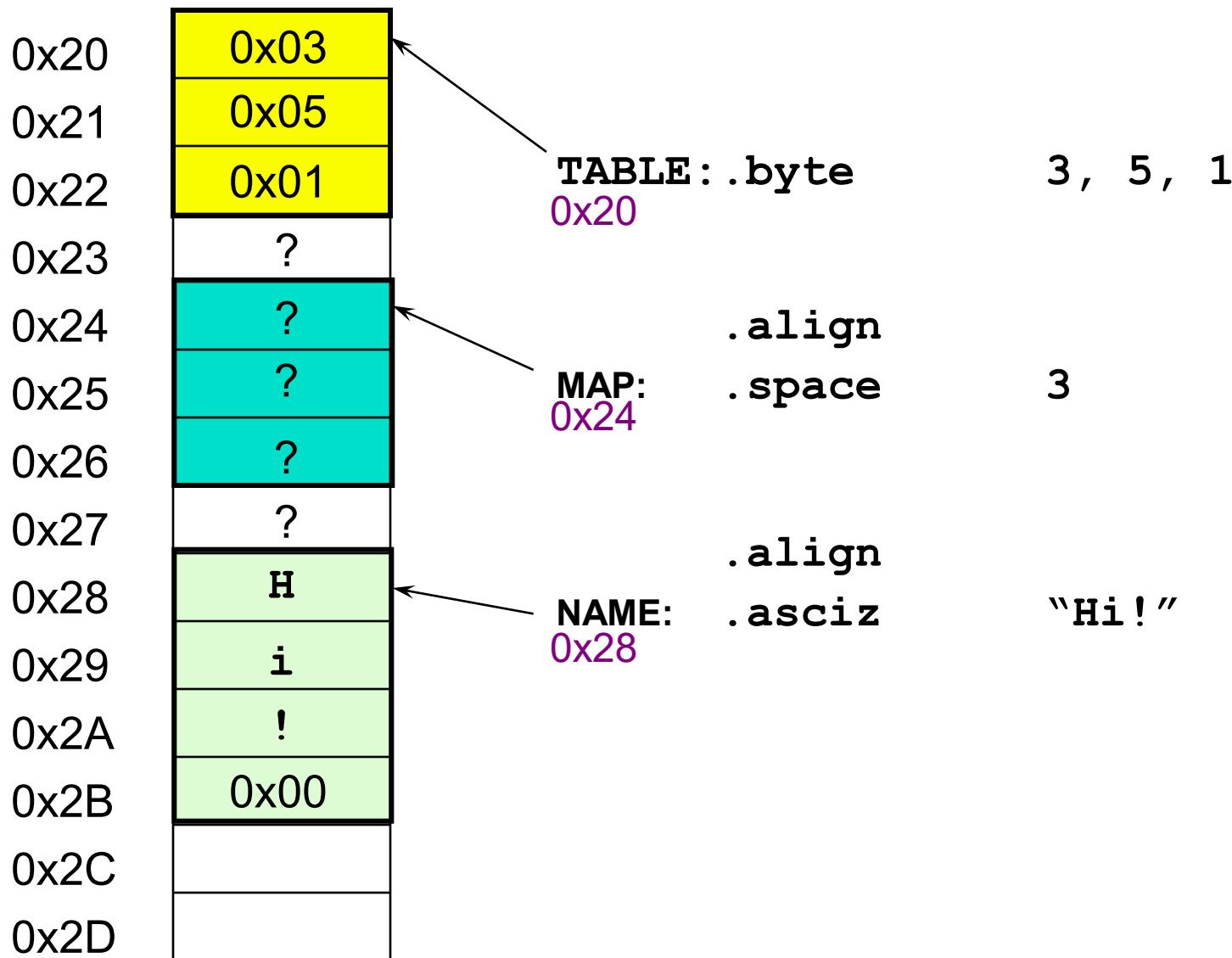
.align

MAP: .space 3

.align

NAME: .asciz "Hi!"

Povzetek – psevdoukazi in direktive



Povzetek – prevajanje (psevdoukazi, ukazi)

0x20
0x21
0x22
0x23
0x24
0x25
0x26
0x27
0x28
0x29
0x2A
0x2B
0x2C
0x2D
0x2E
0x2F

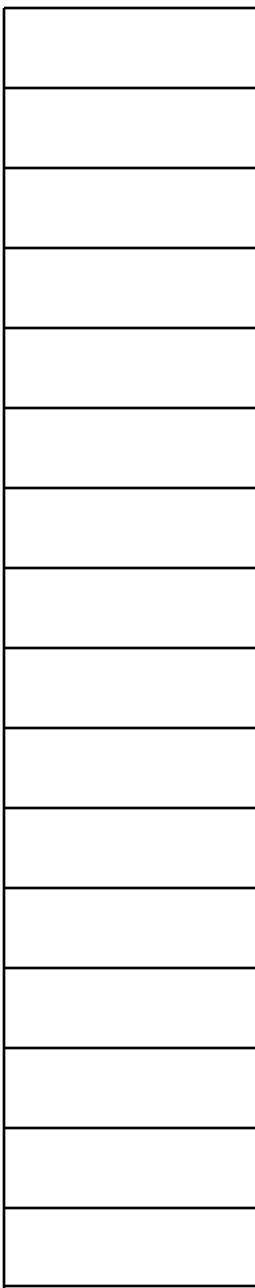


TABLE: .byte 3, 5, 1, 2

BUF: .word 0x01020304

A: .byte 0x15

.align

_START: mov r0, #128

ZBIRNIK

Števec lokacij

0x20

Tabela oznak

