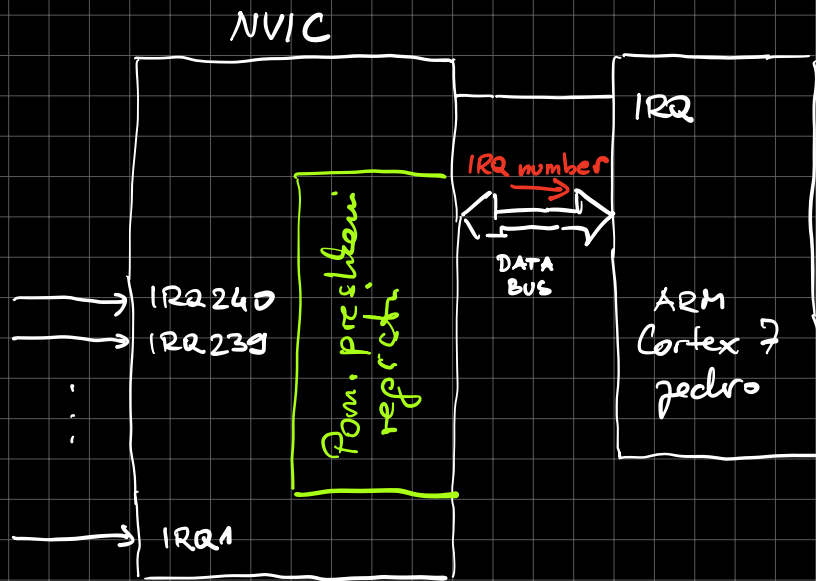


NVIC nadajerenje



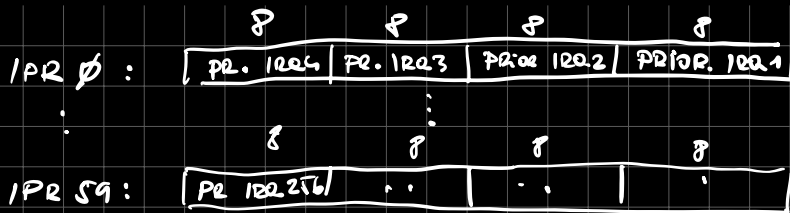
Pomenklatura perikona registeri:

ISER0 - ISER7: 32-bitni registeri →
Interrupt Set Enable Register
S postavljanjem i-tega bita omogućava i-to prekloni ($i \in 1..240$)

ICER0 - ICER7: 32-bitni registeri →
Interrupt Clear Enable Register
S postavljanjem i-tega bita omogućava i-to prekloni (IRQ_i)

IPR0 - IPR15 → 32-bitni registeri. v koliku polju 8 bitar določajo prioriteta preklona

Npr: i-to polje 8 bitar določa prioriteta IRQ_i



Teoretisā ir 256 možānā prioritātes, at. rēķens 256 prioritāšu līmeņu

Trenutno : Cortex M7 aparāts ar 4 bīti

NVIC omogāda griezdeņu (NESĀD) prioritātes

Piekritisā ar nījā prioritāte lolo priekšne priekšne - derīgu podprāg ar nījā prioritāte

PREEMPTIVE PREEMPTIVE

npf. RISC-V : pravilons ne dovoli griezdeņu priekšne

"Don't interrupt me while I'm interrupting you"

↓

"W. Churchill"

to pomeņi, doļ ar RISC-V spējam priekšne risīt globālus ONENODE. PRIEMPTIVE dāber ar ne spējam priekšne -serv. podprāg.

Kāle prioritāte priekšne ar GPIO priekšne?

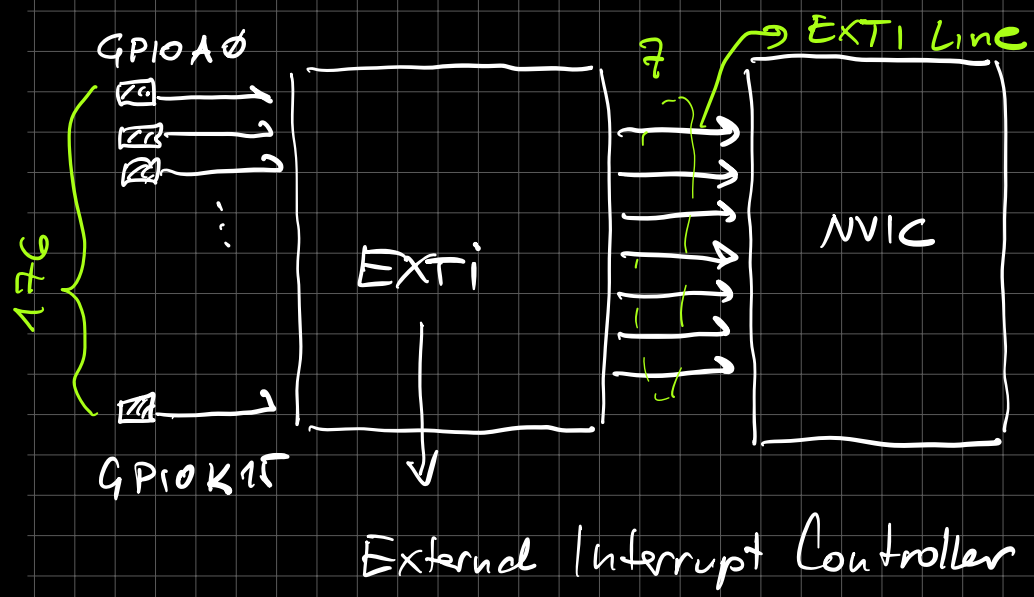
npf. Cortex M750 portu ima 11 16-bitnā GPIO

176 pinov !!!
ti lahko preuzajajo

→ ne moremo biti povezani neposredno na IRQ vhode od NVIC-a

teh vhodov je max 240 in je v rač. sistem. že veliko drugih naprav, ki lahko preuzajajo

Zato: v sistemu uporabimo še en majhni prod. krmilnik, ki sprejema zahteve iz pinov in jih postreduje NVIC-u



EXTI "krodni" del : naloga, kladne stopnje si, da programiramo omogoči hitro načina preteky prebute ne prnu:

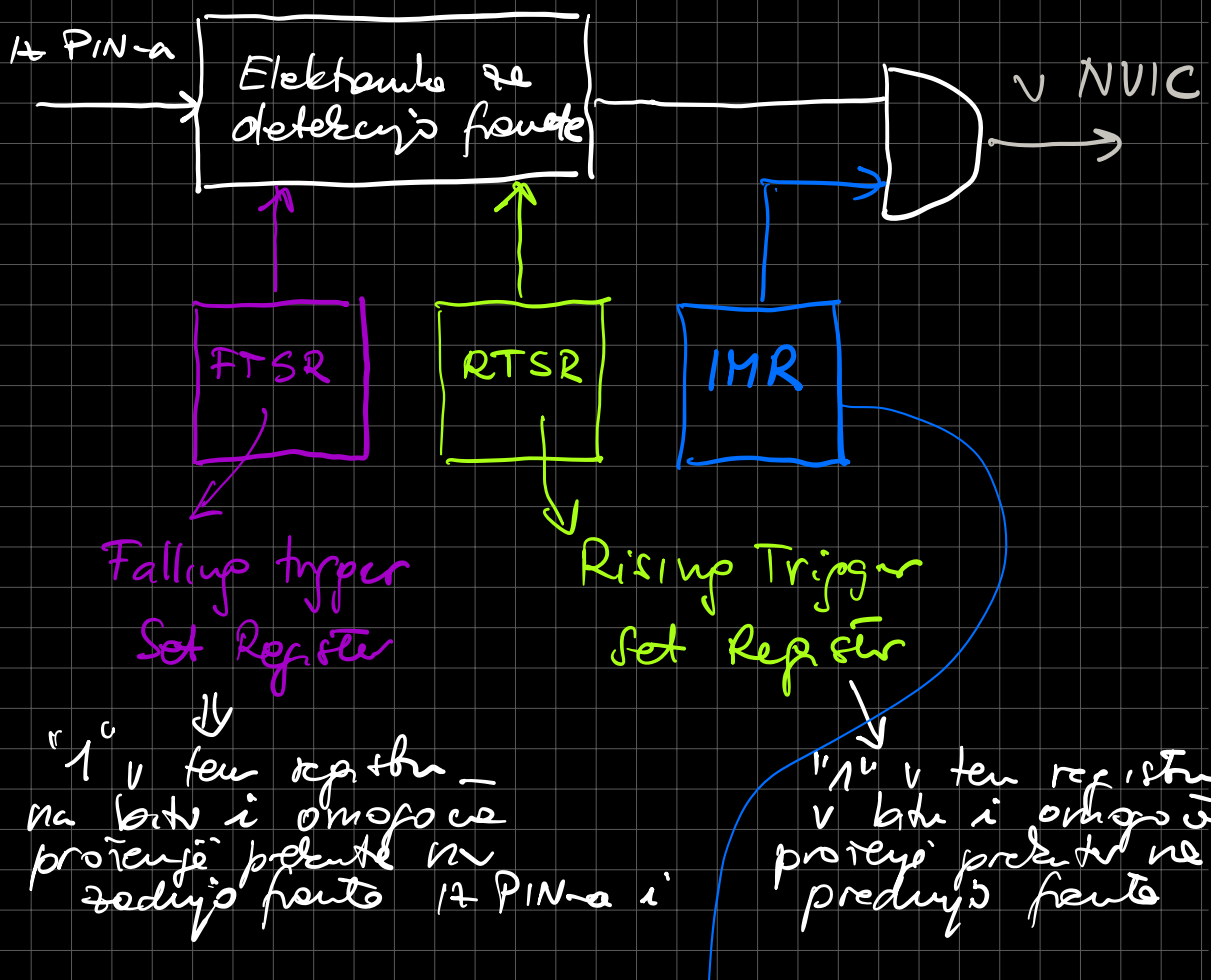
1 ta naven (ne EXTI)

3 pom. perlene registre

Prednyá franta (Rising Edge)

Zadnyá franta (Falling Edge)

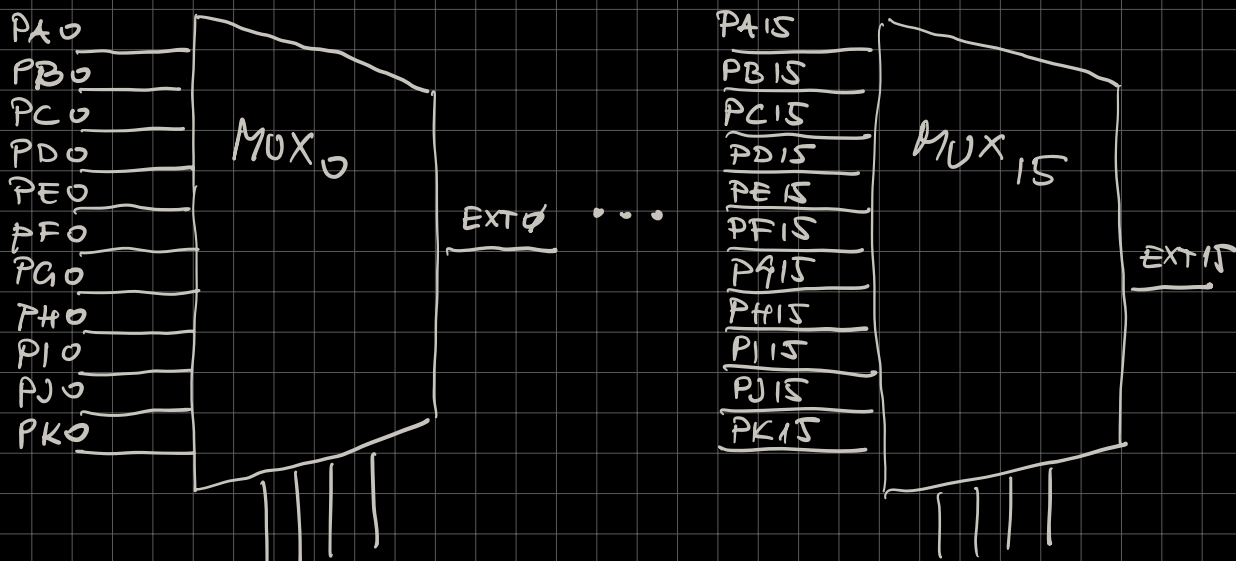
- druga naloga si da "masleni" zunanji prebute omogoča / onemogoča



↓
 Interrupt Flagging
 Register: '1' na bitu
 i omogućuje prekinuti
 16 pin-a i

" Stopnja ta razmjerno, kateri GPIO pin
 se povezuje z NVIC "

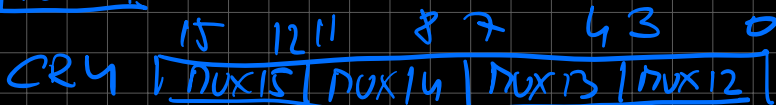
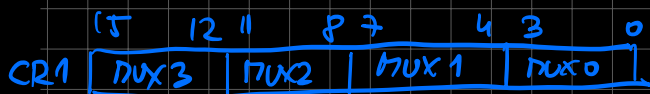
→ EXTI vselupi 16 Abzolutno (MUX-ov) 11/1



EXTICR1 [3:0]

EXTICR4 [15:12]

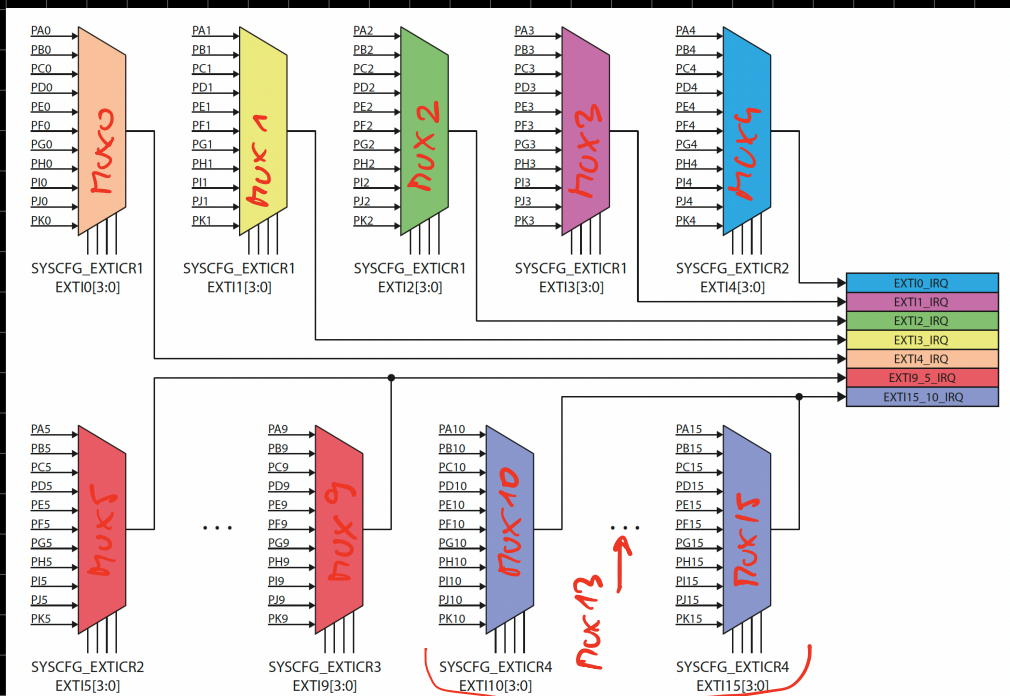
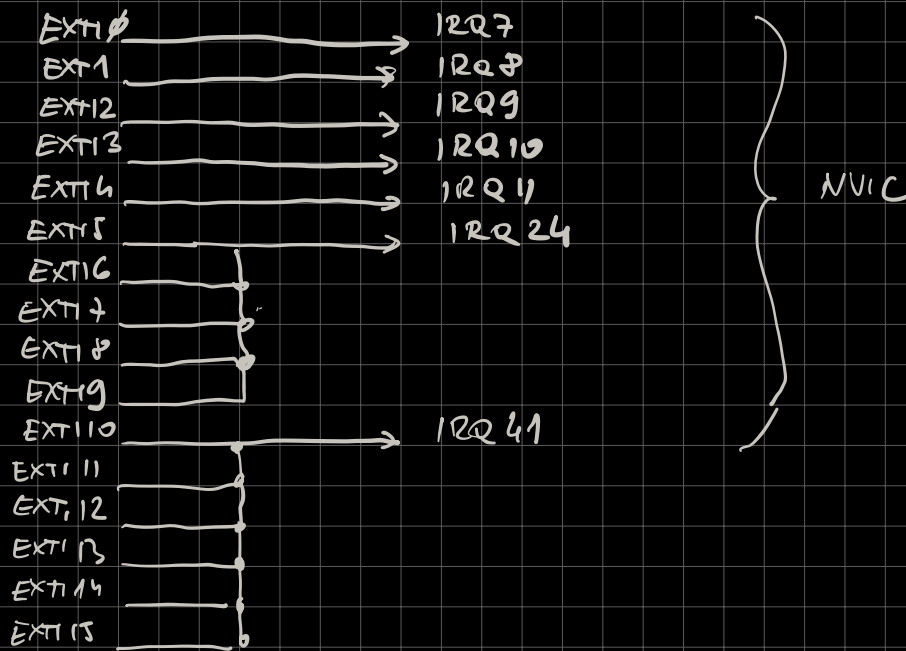
↓
 V registru EXTI CR1
 so Abzolutni ekstrinzi
 so MUX0, MUX1, MUX2 in MUX3



→ teh 16 MUX-ov nam omogoča, da naenkrat lahko prebrnemo le 16 od 176 pinov

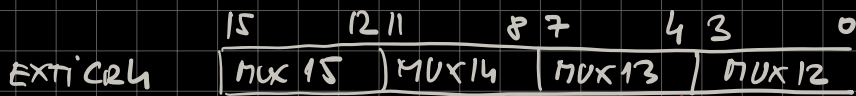
↓
"jedenkrat 176 prebralo" na 16"

Kako teh 16 presklati na 7 vhodov v NVIC:



Zgled: Želimo detektirati prekinitve ne
predujajo fronte ne "malom" pumba,
ki je povezan na GPIOC Pin 13

v registru EXTI_CR4 so zadržani za MUX12, MUX13,
MUX14 in MUX15.



v te zadržane moramo
vpišati "0010", da
v MUX13 izberemo PC13

v registru RTSR in IIR znataj EXTI
zadnje moramo vpisati "1" v
bit, ki pripada liniji iz pina 13

v register FTLR po pustimo "0" v bitu, ki
ustreza pinu 13

Zdaj je moramo nastavit. NVIC:

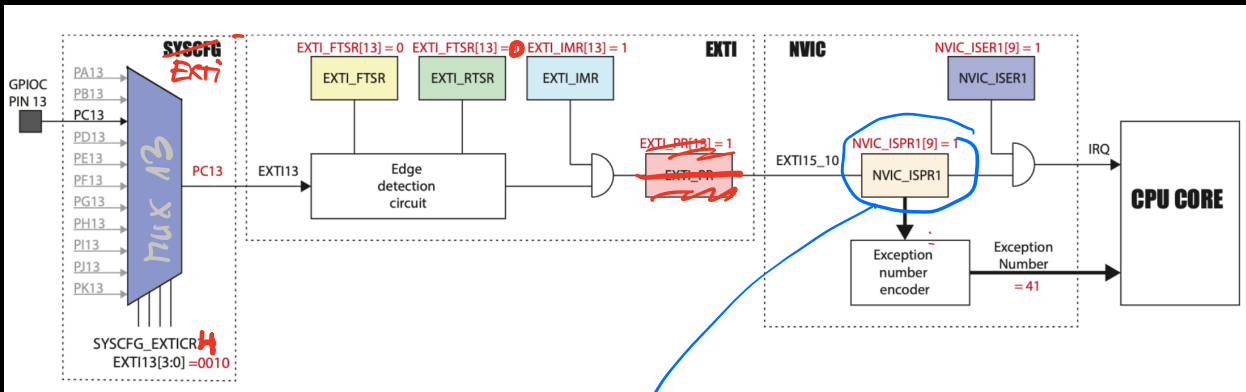
bit 41 se nahaja v $41 / 32 \Rightarrow \underline{1SER1}$ na mestu
↓
12041
↓
1
 $41 \% 32 = 9. \text{ bit}$

v 9. bit v 1SER1 v NVIC píšemo "1" \Rightarrow
s tem omogočimo IRQ41 prekinitvo

v 9. bit v ICTER1 pa píšemo "0"

Zdaj pa prioriteto (npr. 15)

v registru $41 / 4 = 10$ (IP210) v osmercih
z indexom 1 (biti 8 - bit 15) vpíšemo "1111"



Ko je CPU odzove na zahtev IRQ 41
 mora v NVIC_ISPR1[9] ← ∅

to je eden od prvih ukazov
 PSP-a