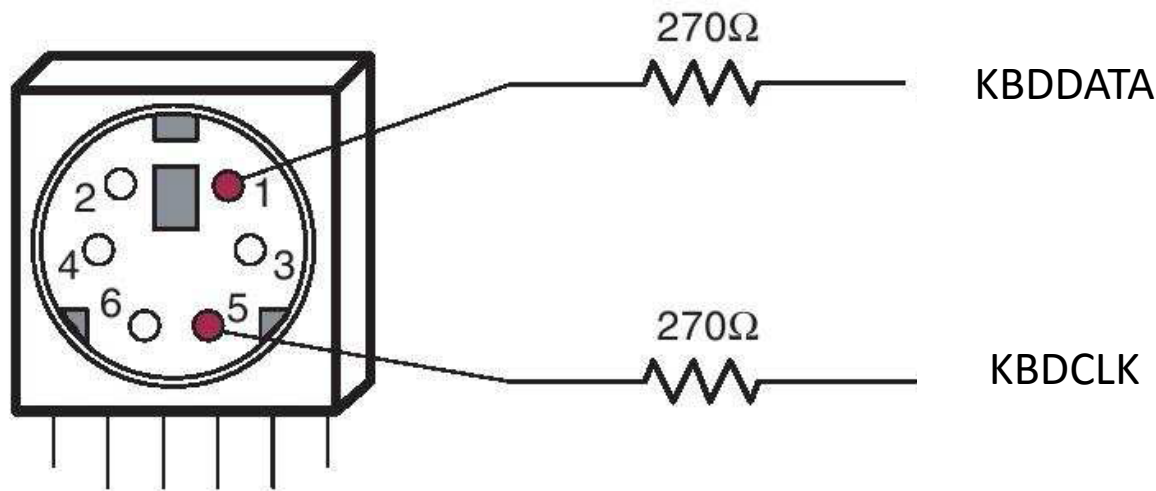


Krmilnik za PS2 tipkovnico

Rok Češnovar, Patricio Bulić

PS2

- sinhrona & serijska komunikacija med tipkovnico/miško in računalnikom
 - sinhrona -> prenaša se ura
 - serijska -> prenos bit po bit
- priključek

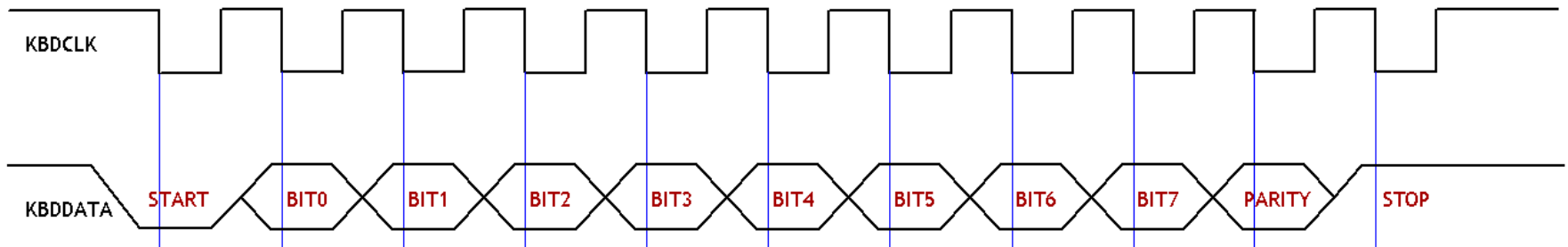


Protokol za branje podatkov PS/2 tipkovnica

- 2 vhodna signala
 - KBDCLK (ura iz tipkovnice)
 - frekvenca med 10kHz in 16.7kHz
 - KBDDATA (podatki)
 - v neaktivnem stanju sta v visokem logičnem stanju
- ob pritisku tipke se začne 11-bitni prenos
 - START bit (KBDDATA se postavi na 0)
 - 8x podatkovni bit
 - najmanj pomemben bit (LSB) najprej
 - paritetni bit (liha pariteta)
 - STOP bit (KBDDATA se postavi na 1)

Protokol za branje podatkov PS/2 tipkovnica

- prenos je sinhroniziran na negativno urino fronto KBDCLK



- podatkovni bit je veljaven
 - 5 do 25 μ s pred negativno fronto
 - 5 do 25 μ s po negativni fronti
- 8 podatkovnih bitov predstavlja pregledno (scan) kodo tipke

Pregledna koda – scan code

- Pošlje se ob pritisku tipke
- Ob držanju tipke se pošilja na 100 ms
- Ko spustimo tipko se pošljeta 2 pregledni kodi
 - F0 in pregledna koda tipke

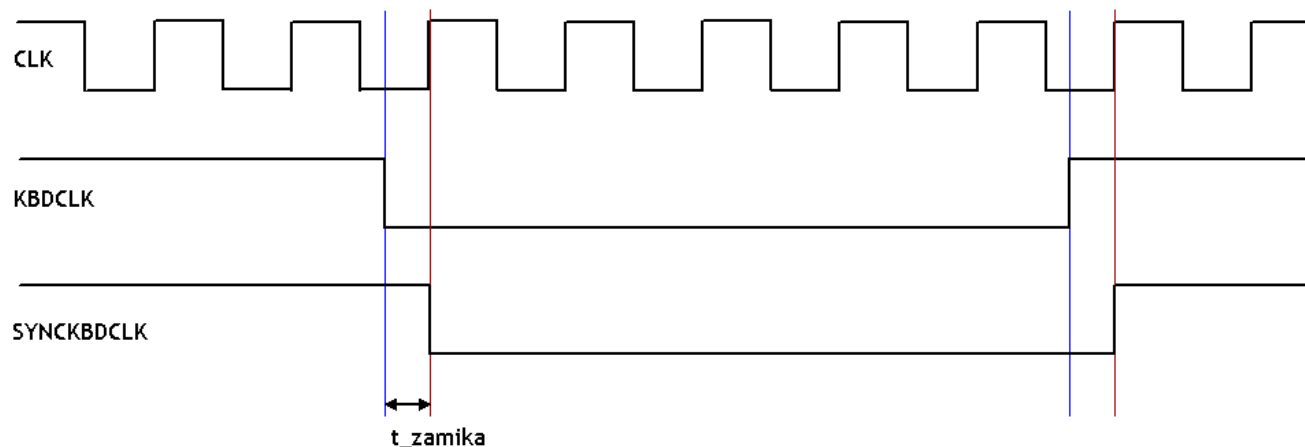
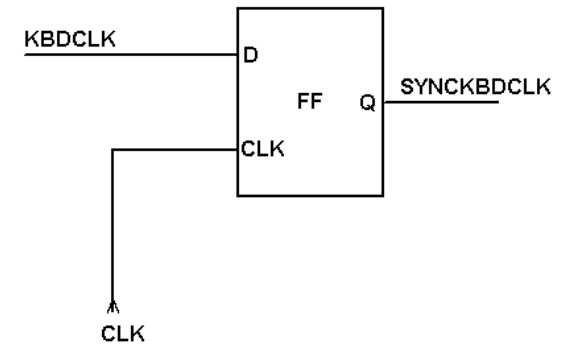
ESC 76	F1 05	F2 06	F3 04	F4 0C	F5 03	F6 0B	F7 83	F8 0A	F9 01	F10 09	F11 78	F12 07	↑ E0 75	
~ 0E	1! 16	2@ 1E	3# 26	4\$ 25	5% 2E	6^ 36	7& 3D	8* 3E	9(46	0) 45	-_ 4E	=+ 55	Back Space ← 66	→ E0 74
TAB 0D	Q 15	W 1D	E 24	R 2D	T 2C	Y 35	U 3C	I 43	O 44	P 4D	[{ 54]} 5B	\\ 5D	← E0 6B
CapsLock 58	A 1C	S 1B	D 23	F 2B	G 34	H 33	J 3B	K 42	L 4B	;;: 4C	"" 52	Enter ↵ 5A	↓ E0 72	
↵ Shift 12	Z 1Z	X 22	C 21	V 2A	B 32	N 31	M 3A	,< 41	>. 49	/? 4A	↵ Shift 59			
Ctrl 14	Alt 11	Space 29						Alt E0 11	Ctrl E0 14					

PS2 krmilnik

- Vhodi:
 - KBDDATA, KBDCLK, clk, reset
- Izhodi:
 - data_out , sc_ready
 - data_out -> pregledna koda
 - sc_ready -> signal je 1, ko je nova pregledna koda pripravljena
- Delovanje
 - 0 na signalu KBDDATA -> začetek prenosa
 - naslednjih 9 bitov se shranjuje v pomikalni register
 - po prenosu se preveri pariteto
 - 1 na signalu KBDDATA -> konec prenosa

Sinhronizacija vhodnih signalov

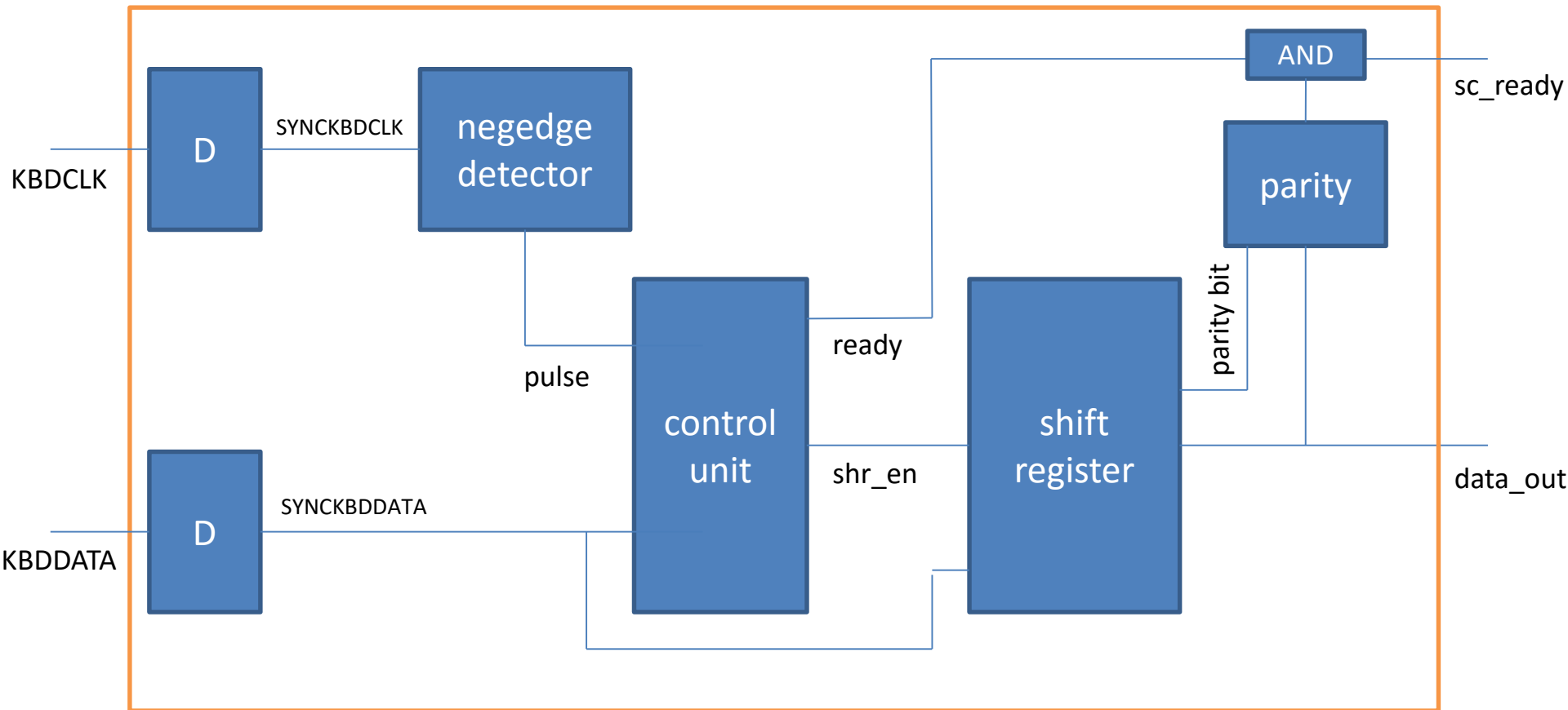
- D celici za vhodna signala
- vhoda sta sinhronizirana z glavno uro
 - SYNCKBDCLK
 - SYNCKBDDATA
- ustvarimo zamik
 - max 20ns
 - zanemarljivo ob periodi KBDCLK (60 μ s do 100 μ s)



Delovanje PS2 krmilnika

- Na SYNCKBDDATA se pojavi 0-> START
- Ob naslednjih 9 negativnih frontah SYNCKBDCLK vpiši SYNCKBDDATA v pomikalni register
- Preveri pariteto
- Na SYNCKBDDATA se pojavi 1 -> STOP

PS2 krmilnik



Opomba: povezava glavne (master) ure ni prikazana:
potrebna v vseh modulih, razen parity

Moduli PS2 krmilnika

- 2 D celici
- Detektor negativne fronte signala
- Pomikalni register
- Kontrolna enota -> avtomat
 - prepoznavna začetka prenosa
 - generiranje signalov
 - za pomikalni register
 - sc_ready

Nalogi

- Pripravite glavni modul za PS2 krmilnik
 - določite vhode/izhode
 - tvorite SYNCKBDCLK in SYNCKBDDATA s pomočjo D celic
- Pripravite in preverite modul za shift register
 - vhodi: clk, reset, enable, input
 - izhodi: data_out (8 downto 0)

Preverite ga tako, da na enable vežete izhod 1Hz prescalerja & na input pa stikalo

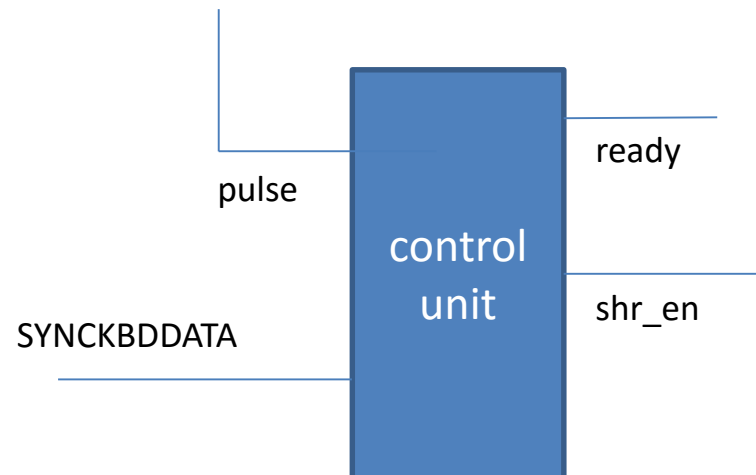
Kontrolna enota

Vhodi (vhodne črke avtomata):

- SYNCKBDDATA
- pulse (iz detektorja neg. fronte SYNCKBDCLK)

Izhodi (izhodne črke avtomata):

- shr_en -> omogoči pomik v pomikalnem registru
- ready -> označuje prenešeno pregledno kodo
 - brez preverjanja paritete



Naloga

- Realizirajte in povežite vse potrebne module za branje preglednih kod iz tipkovnice (PS2)
- Pregledna koda naj se prikaže na 7 segmentnem prikazovalniku