

VGA krmilnik - VSYNC

Rok Češnovar, Patricio Bulić

VSYNC

- s signalom VSYNC posredno določamo tok v navitju za vertikalno premikanje
 - večji tok -> večji vertikalni odmik navzdol
- Vpliv signala na tok
 - visoko stanje -> linearno povečevanje toka
 - nizko stanje -> zmanjševanje toka

Trajanje področij signala VSYNC

- signal VSYNC je odvisen od signala HSYNC
 - uporabimo signal ROWCLK, ki je stranski produkt pri tvorjenju HSYNC
- štejemo cikle signala ROWCLK
 - pri HSYNC štejemo urine cikle
 - 1 cikel = 1 vrstica
- področje signala VSYNC določa število ciklov ROWCLK

Področja signala VSYNC

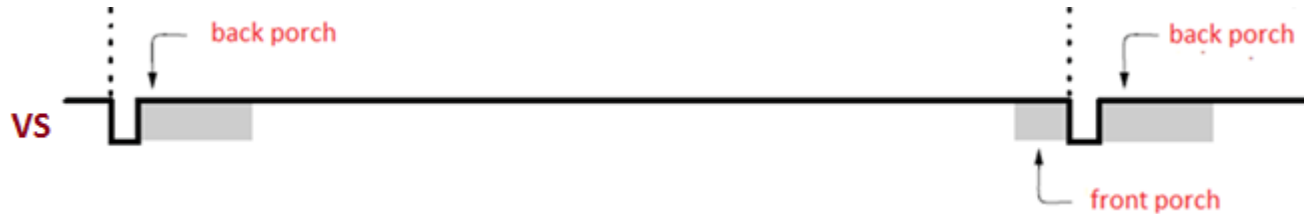
- enaka področja kot pri HSYNC, le rotirana
- display time
 - snop se pomika navzdol in je znotraj zgornjega in spodnjega roba vidnega zaslona
- sync pulse
 - elektronski snop se vrača v začetni položaj (zgoraj)
- back porch
 - snop se pomika navzdol, vendar še ni znotraj zgornjega roba vidnega zaslona
- front porch
 - snop se pomika navzdol, vendar je izven spodnjega roba vidnega zaslona

Trajanje področij signala VSYNC

- resolucija 640x480
- frekvenca risanja pikslov 25MHz

Področje	Trajanje področja [ciklov ROWCLK signala]
Sync pulse (SP)	2
Front porch (FP)	10
Back porch (BP)	29
Display time (DT)	480

Modul za VSYNC



- Scan time (ST) = SP + BP + FP + DT
 - v našem primeru 521 ciklov ROWCLK signala
- Realiziramo števec, ki šteje od 0 do (ST -1)
 - šteje ob pozitivni urini fronti in visokem nivoju signala ROWCLK
- Glede na stanje števca nastavljamo izhode
 - VSYNC
 - 0, ko smo v področju SP, 1, sicer
 - VVIDON
 - 1, ko smo v vidnem področju, 0, sicer
 - ROW
 - kaže številko trenutne vrstice v vidnem polju (od 0 do 479)

Tvorjenje signala VSYNC

- Štejemo po modulu 521
- VSYNC je periodičen
- za enostavnejšo implementacijo signala ROW tvorite signal VSYNC v od odvisnosti od števca na sledeč način
 - od 0 do $DT-1$ - področje display time
 - od DT do $DT + FP-1$ - področje front porch
 - od $DT + FP$ do $DT + FP + SP - 1$ – področje sync pulse
 - od $DT + FP + SP$ do $ST - 1$ – področje back porch

Naloga

- Napišite modul za VSYNC
 - vhodi
 - CLK, RESET, ROWCLK
 - izhodi
 - VSYNC, ROW, VVIDON
- Uporabite logiko za tvorjenje signalov, ki ste jo naredili za HSYNC modul

VGA krmilnik

- top modul
 - povežemo HSYNC in VSYNC modula
 - realiziramo signale RED, GREEN, BLUE
- v vidnem področju s signali RED, GREEN in BLUE določamo barvo piksla
 - sicer morajo signali biti 0